

PraktikantIn 1 _____ Matrikelnr.: _____

Datum: _____

Praktikum 4: Schaltwerke

Themen: SR-Flip-Flop, flankengesteuerte JK-Flip-Flops, zyklische Folgeschaltung, KV-Diagramm, DMF, KMF

Hinweis: Verwenden Sie bitte für die Aufgaben 2, 3 und 4 diese FlipFlops (siehe Bild 1). Sollten Sie ein anderes Simulationstool als den DigitalSimulator v5.57 verwenden, so benutzen Sie bitte ein passendes Äquivalent!

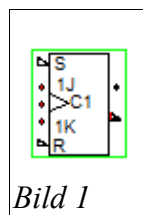


Bild 1

Aufgabe 1

Leiten Sie aus der (vollständigen) Zustandstabelle eines einfachen Flip-Flops mit Hilfe eines KV-Diagramms und algebraischer Umformungen sowohl ein taktunabhängiges NAND-SR-Flip-Flop als auch ein taktunabhängiges NOR-SR-Flip-Flop ab. Realisieren Sie den Schaltungsaufbau für beide Systeme im Simulator und überprüfen Sie deren Funktionalität. Analysieren und notieren Sie auch das Verhalten der beiden Schaltungen für die sogenannten verbotenen Zustände.

Für die Realisierung der Schaltungen sollen ausschließlich UND bzw. ODER Gatter und deren Negation verwendet werden. Falls Sie Negationen der Eingangsvariablen benötigen, können diese durch die entsprechende Negation der Eingabeschalter realisiert werden.

Aufgabe 2

Machen Sie sich mit der Ansteuerung und der Funktionsweise der flankengesteuerten JK-SR-Flip-Flops vertraut (siehe Hinweis oben). Untersuchen und beantworten Sie die folgenden Fragen:

- Welche Eingänge sind taktabhängig? Welche Eingänge sind taktunabhängig?
- Auf welche Flanke reagieren die taktabhängigen Eingänge?
- Sind die taktunabhängigen Eingänge low-active oder high-active? Was bedeutet dies?
- Haben die S/R- oder die J/K-Eingänge Vorrang?
- Was versteht man unter dem Begriff „toggeln“?
- Welche Eingänge sind mit PullUp- bzw. mit PullDown-Widerständen beschaltet?

Erstellen Sie bitte sowohl für die taktabhängigen als auch für die taktunabhängigen Eingänge der Flip-Flops, **im Rahmen der Vorbereitung**, jeweils ein Zustandsdiagramm. Überprüfen Sie die entwickelten Zustandsdiagramme im Simulator experimentell.

Aufgabe 3

Asynchrone Schaltungen

- a) Konstruieren Sie einen asynchronen binären Vorwärtszähler für 4 bit, der aus den JK-SR-Flip-Flops, aufgebaut ist. Der aktuelle Zählerstand soll mit Hilfe einer 7-Segment Anzeige visualisiert werden. Realisieren Sie den Schaltungsaufbau im Simulator und überprüfen Sie deren Funktionalität.
- b) Erweitern Sie Ihre Schaltung so, dass Ihr Zähler nur von *Null* (0) bis Sechs (6) zählt und dann wieder von Neuem beginnt. Erstellen Sie für die Lösung eine Wahrheitstabelle und ein KV-Diagramm. Bitte realisieren Sie die Schaltung und überprüfen Sie die Funktion Ihrer erweiterten Schaltung im Simulator.

Aufgabe 4**Synchrone Schaltungen**

Eine zyklische Folgeschaltung mit 7 Zuständen sei durch folgende Zustandsfolgetabelle definiert:

Zustand	C	B	A
0	0	0	0
1	0	1	1
2	1	1	0
3	0	0	1
4	0	1	0
5	1	0	0
6	1	1	1
	Wiederholung		

Bitte konstruieren Sie eine synchrone Schaltung, die an den Q-Ausgängen der Flip-Flops die logischen Werte der gegebenen Wertetabelle realisiert. Erstellen Sie für die Beschaltung der Eingänge der JK-Flip-Flops jeweils ein KV-Diagramm. Berücksichtigen Sie zur Erstellung der KV-Diagramme alle Eigenschaften der Flip-Flops.

Ermitteln Sie für die Beschaltung des Flip-Flops, das Ausgang B realisiert, die KMF. Für die Beschaltung der Flip-Flops, die Ausgang A und Ausgang C realisieren, ermitteln Sie die DMF. Skizzieren Sie die von Ihnen konstruierte Schaltung und überprüfen Sie die Funktion.

- Erweitern Sie die von Ihnen konstruierte Schaltung so, dass Sie aus einem beliebigen Zustand durch Senden eines einfachen, vorrangigen Signals unmittelbar in Zustand 5 (C=1, B=0, A=0) gelangen. Bitte simulieren Sie die von Ihnen konstruierte Schaltung und überprüfen Sie deren Funktionalität.
- Diskutieren Sie die synchronen bzw. asynchronen Aspekte des von Ihnen realisierten Schaltwerks.

Hinweis: Alle KV-Diagramme, algebraische Umformungen und Schaltpläne sind im Rahmen der Vorbereitung zu erstellen bzw. durchzuführen.